



Методическая разработка проекта
по дисциплине «Вычислительная техника»

Тема: «Минимизация логических функций. Синтез логических схемы узлов ЭВМ на базовых логических элементах»

Специальность

13.02.11 Техническая эксплуатация и обслуживание электрического и электромеханического оборудования (по отраслям)

Автор: Бурменко Лариса Гавриловна

Должность: преподаватель спецдисциплин

2020 год

Данная методическая разработка предназначена для проведения занятия в виде урока-конкурса по дисциплине «Вычислительная техника» со студентами группы ТЭ-3 специальности 13.02.11 «Техническая эксплуатация и обслуживание электрического и электромеханического оборудования».

Выбранная тема «Минимизация логических функций. Синтез логической схемы ЭВМ в программе Electronics Work Bench (EWB)» актуальна, вызывает интерес у студентов, позволяет использовать полученные теоретические знания для создания логических узлов персонального компьютера с использованием информационных технологий, смоделировав с помощью программы EWB их работу.

Использование компьютерных технологий способствует формированию профессиональных компетенций будущего специалиста.

После проведения занятия студенты должны

знать:

- способы представления логических функций с помощью таблицы истинности и совершенной дизъюнктивной нормальной формы (СДНФ);
- приемы работы в программе Electronics Work Bench

уметь:

- минимизировать логическую функцию с помощью карт Карно
- синтезировать функциональную схему на базе заданных логических элементов
- проверить правильность работы схемы путем моделирования в EWB

Методическая карта занятия.

Тип занятия: урок-конкурс по закреплению полученных знаний

Цели занятия:

Образовательные: формирование и систематизация знаний о логических основах ЭВМ

Развивающие: формирование коммуникативных навыков, развитие мышления

Воспитательные: развитие познавательного интереса к изучаемой теме, воспитание информационной культуры с помощью владения современными ИКТ.

Межпредметные связи: Информатика, Информационные технологии в профессиональной деятельности.

План занятия

1. Организационный момент.
2. Сообщение темы и целей занятия.
3. Выдача задания (Приложение 2).
4. Выполнение задания.
5. Подведение итогов занятия.

Время проведения занятия 90 минут.

Оборудование урока: персональные компьютеры.

Используемое программное обеспечение:

- пакет MS Office (MS Word,)
- программа Electronics Work Bench

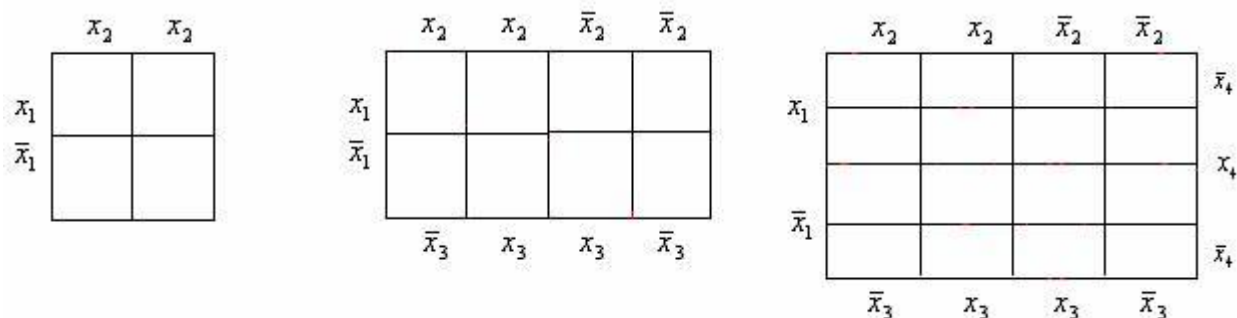
Приложение 1. Теоретические сведения.

Метод минимизации логических функций при помощи карт Карно.

Анализ и синтез цифровых схем персонального компьютера осуществляется на базе логических функций. Логическая функция-это функция логических переменных, которая может принимать только два значения :0 или 1. В свою очередь логическая переменная тоже может принимать только два значения: 0 или 1. Логическая функция может быть представлена в виде таблицы истинности или в виде совершенной дизъюнктивной нормальной формы (СДНФ) или в виде совершенной конъюнктивной нормальной формы (СКНФ). Любая из этих форм может быть использована для получения логической схемы устройства. Однако полученная таким образом схема не будет оптимальной из-за большого количества базовых логических элементов И, ИЛИ, НЕ, которые ее реализуют. Поэтому важным этапом синтеза является минимизация логических функций.

Минимизацией называется преобразование логической функции с целью упрощения ее аналитического представления. Существует ряд методов минимизации. Наиболее часто используются метод минимизации при помощи карт Карно.

Карта Карно – графический способ минимизации функций алгебры логики. Карты Карно удобны при большом числе переменных и представляют собой определенную таблицу истинности для двух, трех или четырех переменных и отличаются друг от друга способом обозначения строк и столбцов.



Каждая соседняя клетка должна отличаться от любой соседней лишь на одну переменную. Соседними считаются клетки первой и последней строк, клетки первого и последнего столбцов. В каждую клетку таблицы записывается значение логической функции, соответствующее данному набору переменных. Если какой-то из возможных наборов присутствует в СДНФ функции, то в соответствующей клетке карты Карно ставится «1», если какого-то терма нет, то в соответствующей клетке ставится «0».

X_1	X_2	F
0	0	0
0	1	1
1	0	1
1	1	1

	X_2	\bar{X}_2
X_1	1	1
\bar{X}_1	1	0

Логические 1, записанные в соседних клетках, обозначают, что соответствующие этим 1 конъюнкции отличаются лишь одной переменной и их можно опустить. Группируя соседние клетки в верхней строке и левом столбце получим упрощенное выражение логической функции : $F = X_1 \vee X_2$

Таким образом, для того чтобы получить минимизированную логическую функцию, необходимо сгруппировать все соседние клетки карты Карно, содержащие 1, а затем объединить полученные группы с помощью операции ИЛИ. Клетки, содержащие 1, которые не удалось объединить с другими клетками, образуют в минимизированной логической функции самостоятельные члены, каждый из которых содержит все переменные.

Полученную в результате минимизации логическую функцию требуется синтезировать в заданном базисе логических элементов и проверить правильность работы схемы, получая на ее выходе значения «0» или «1», соответствующие заданной таблице истинности.

Создание схемы логической функции с помощью программы Electronics Workbench.

Для синтеза схемы и ее практического используется программа электронного моделирования Electronics Workbench. Окно программы и панель логических элементов представлены на рисунке 1.

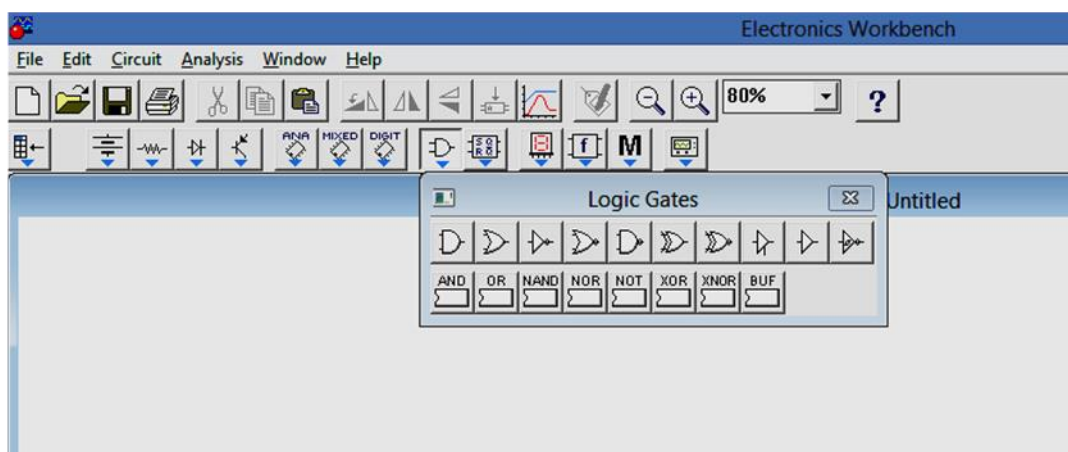


Рисунок 1. Окно программы Electronics Workbench

Программа Electronics Workbench (EWB) имитирует реальное рабочее место - лабораторию, оборудованную измерительными приборами, работающими в реальном масштабе времени. С помощью программы можно создавать, моделировать и исследовать как простые, так и сложные аналоговые и цифровые устройства. Для того, чтобы поместить элемент на рабочее поле необходимо открыть панель элементов, содержащую необходимый элемент, привести указатель мыши на элемент, нажать левую кнопку мыши и удерживая ее переместить элемент в нужное место на рабочем поле.

Для соединения выводов двух элементов необходимо подвести указатель мыши к выводу одного из соединяемых элементов. При появлении черного кружка нажимая и удерживая левую кнопку мыши перемещаем указатель к выводу другого соединяемого элемента до появления около его вывода черного кружка. После отпускания кнопки выводы будут соединены линией имеющей только вертикальные и горизонтальные отрезки.

Нажатием на элементе правой кнопкой мыши можно получить быстрый доступ к простейшим операциям над положением элемента, таким как вращение (rotate), разворот (flip), копирование/вырезание (copy/cut), вставка (paste), а также к его справочной информации(help). Запуск схемы производится вклю-



чением кнопки питания. Анализ производится с помощью элементов индикации. Приемы работы с программой EWB отрабатываются на дисциплине «Информационные технологии в профессиональной деятельности».

Приложение 2 . Практическое задание.

Задание1

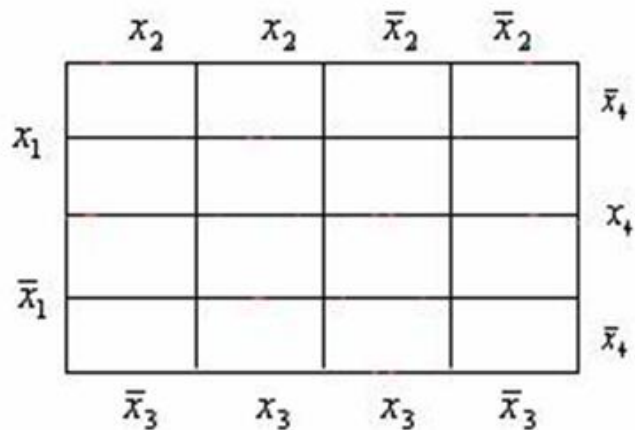
По заданной таблице истинности написать СДНФ логической функции

№ п.п	X ₁	X ₂	X ₃	X ₄	F
1	0	0	0	0	1
2	0	0	0	1	0
3	0	0	1	0	1
4	0	0	1	1	1
5	0	1	0	0	0
6	0	1	0	1	1
7	0	1	1	0	1
8	0	1	1	1	0
9	1	0	0	0	0

$$F = X_1 X_2 X_3 X_4 \vee X_1 X_2 X_3 X_4 \vee X_1 X_2 X_3 X_4 \vee X_1 X_2 X_3 X_4 \vee X_1 X_2 X_3 X_4 \vee X_1 X_2 X_3 X_4$$

Задание2

Минимизировать полученную СДНФ с помощью карты Карно для 4-х переменных. Записать аналитическое выражение логической функции после минимизации.



Задание 3

Построить функциональную схему минимизированной логической функции в программе Electronics Workbench в заданном базисе логических элементов И, ИЛИ, НЕ. Логическая «1» подается на вход логического элемента от источника питания +5 В. Логический «0» подается на вход логического элемента от элемента «Земля». К выходу схемы подключить индикатор.

Задание 4

Проверить правильность работы схемы, включив режим моделирования. Сигнал логической единицы на выходе схемы должен соответствовать логической единице в таблице истинности. Сигналу логической «1» соответствует красный цвет индикатора.

Задание 5.

Выполнить отчет по выполненной работе в MS Word/

Приложение 3 . Оценка результатов работы.

Так как занятие проводится в виде урока-конкурса, то результаты работы обучающихся оцениваются по параметрам, представленным в таблице 1, которая заполняется на каждого участника.

Таблица 1.

№ задания	Заданное время выполнения	Фактическое время выполнения	Правильность выполнения задания	Количество баллов	Место
Задание 1	10 мин.				
Задание 2	20 мин.				

Задание 3	30 мин.				
Задание 4	10 мин.				
Задание 5	20 мин.				

Правильное выполнение задания оценивается 5 баллами. За наиболее правильный вариант минимизации с помощью карты Карно участнику прибавляется 3 балла.

Используемая литература:

1. Бунтов В.Д., Морозов Д.В. Цифровые устройства и микропроцессоры. Часть I. Цифровые устройства: Учебное пособие и лабораторный практикум. СПб.: Изд-во СПбГПУ, 2004. 50 с.
2. Келим Ю. М. Вычислительная техника. Изд-во Академия, 2008
3. Карлашук В. И. Электронная лаборатория на IBM PC. Программа Electronics Workbench. – М.: Солон-Р, 2000. – 504с.